

03-9805-JS-B (1)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-226659

(43)Date of publication of application : 05.10.1987

(51)Int.Cl.

H01L 27/14
H01L 31/10

(21)Application number : 61-068398

(71)Applicant : CANON INC

(22)Date of filing : 28.03.1986

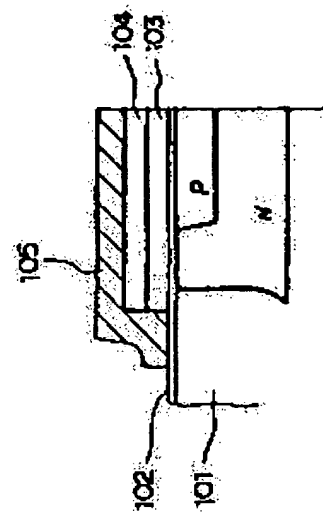
(72)Inventor : KONDO SHIGEKI
MIZUTANI HIDEMASA

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To contrive the stabilization of characteristics by preventing an influence of the outside light being incident obliquely by shielding a circuit part formed on a substrate from the light with a light preventing layer laminated on the substrate through an insulating layer and by covering the edge plane of the insulating layer with the light shielding layer.

CONSTITUTION: A circuit part consisting of transistors Tr etc. is formed on a P-type semiconductor substrate 101, and on this substrate 101, an insulating layer 102 which will become, for example, a gate insulating film of a MOS Tr is formed. On this layer, thick insulating layers 103 and 104 are formed and further a light preventing layer 105 consisting of Aluminum etc. for shielding the circuit part from light is formed over insulating layers 103 and 104 and on the edge plane of the layer 104. Thus, an influence of light being incident obliquely can be prevented.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-226659

⑬ Int.Cl.

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)10月5日

H 01 L 27/14
31/10

7525-5F
A-6819-5F

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭61-68398

⑰ 出 願 昭61(1986)3月28日

⑱ 発 明 者 近 藤 茂 樹 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
⑲ 発 明 者 水 谷 英 正 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
⑳ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
㉑ 代 理 人 弁理士 山下 稔平

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

(1) 基板に形成された回路部と、前記基板に絶縁層を介して積層され前記回路部を遮光する遮光層とを有する半導体装置において、

前記絶縁層の端面が実質的に前記遮光層で覆われていることを特徴とする半導体装置。

(2) 上記遮光層は導電性であって、一定電位に設定されていることを特徴とする特許請求の範囲第1項記載の半導体装置。

(3) 上記遮光層は上記基板に接続されていることを特徴とする特許請求の範囲第2項記載の半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は遮光を必要とする回路部を少なくとも有する半導体装置に係り、特に回路部への光の侵

入を阻止するとともに、回路動作を安定させることを企図した半導体装置に関する。

〔従来技術〕

以下、一例として、光センサ部とアンプ等の周辺回路とが同一基板に形成された光センサ装置の場合を説明する。

第5図は、従来例としての光センサ装置（基本的には特願昭59-183148号公報に記載されている。）の概略的断面図である。

図面において、P型半導体の基板1には光センサ部PD、NOSトランジスタ部NOS、バイポーラトランジスタ部BIが素子分離領域としてのP+領域を挟んで各々形成されている。

光センサ部PDにおいて、N-領域2内にP+領域3が形成され、P+-N-N型のフォトダイオードが形成されている。NOSトランジスタ部NOSには、N-領域4内にP+領域5がソースおよびドレイン領域として形成され、また、バイポーラトランジスタ部BIには、N-領域6内にベース領域としてのP+領域7が形成されている。

このような基板1上に厚さ800Åのゲート酸化膜を形成し、N⁺領域を形成しようとする部分を選択的にエッチング除去する。そして、リンをドーパしたポリシリコンを堆積してパターンニングすることによって、フォトダイオードの電極8、MOSトランジスタのゲート電極9、バイポーラトランジスタのエミッタ電極10およびコレクタ電極11を各々形成する。続いて、熱酸化により厚さ1500~2000Åの酸化膜12を形成するとともに、ポリシリコン中の不純物リンを基板1内に拡散させ、N⁺領域13、エミッタ領域14およびP⁺領域15を各々形成する。

次に、酸化膜12上にCVD法により厚さ8000ÅのPSG膜16を形成した後、酸化膜12およびPSG膜16にコンタクトホールを形成し、Al配線17を各素子に形成する。続いて、プラズマ窒化膜18を形成した後、Alの遮光層19を形成し、更にパッシベーション用プラズマ窒化膜20を形成する。続いて、プラズマエッチングによって、フォトダイオードPD上のプラズマ窒化膜20および18と遮光層19を除

特性を変動させる結果となる。このような多重反射は、屈折率の異なる絶縁層が積層されている場合の界面間においても生ずる。

また、光センサ装置の端部だけではなく、受光部21から斜めに光が入射する場合にも同様の出力特性の変動が生じてしまう。

【問題点を解決するための手段】

本発明による半導体装置は、基板に形成された回路部と、前記基板に絶縁層を介して積層され前記回路部を遮光する遮光層とを有する半導体装置において、

前記絶縁層の端面が実質的に前記遮光層で覆われていることを特徴とする。

【作用】

このように、絶縁層の端面が遮光層で覆われていることで、斜めに入射する外光の影響を防止することができ、特性の安定した半導体装置を提供することができる。また、絶縁層の端面を遮光層で覆うという特別な工程は必要でなく、遮光層を形成する工程によって容易に形成することができ

去し、受光部21を形成する。

このような構成において、外光は受光部21を直してフォトダイオードPDに入射するだけであり、その他の部分は遮光層19によって外光が遮断されている。

また、強い外光の下では、更に受光部21を残して深い側面を被覆する二重モールドが行われている。

【発明が解決しようとする問題点】

しかしながら、このような構成の半導体装置では、強い光が斜めに入射した場合、遮光する必要がある素子部に光が侵入し出力特性を変動させるという問題点を有していた。

第8図は、上記従来例の端部の模式的断面図である。同図において、光22が斜めに入射すると、基板1の界面と遮光層19の界面との間で多重反射を繰返し、トランジスタ等の素子部に到達してしまう。通常は、数回の反射で光強度は急激に減衰するために問題とならないが、強い光の場合は多重反射を繰返して素子部に到達し、その出力

る。

【実施例】

以下、本発明の実施例を図面に基づいて詳細に説明する。

第1図は、本発明による半導体装置の第一実施例の部分的な断面図である。

同図において、P型半導体基板101にトランジスタ等から成る回路部が形成され、基板101上には例えばMOSトランジスタのゲート絶縁膜となる厚さ約1500Å程度の薄い絶縁層102が形成されている。その上に厚い絶縁層103および104が形成され、更に回路部を遮光するためのAl等の遮光層105が絶縁層104上と絶縁層103および104の端面とに形成されている。

絶縁層103および104の厚さの合計は14000~18000Åであり、絶縁層102に比べて十分に厚いために、絶縁層103および104の端面を遮光層105で覆うことで、斜めに入射する光の影響を十分に防止することができる。

また、本実施例では、遮光層105がAl等の導電

性材料で形成されているが、基板101と絶縁層102を挟んで設けられているために、電気的には浮遊状態にある。勿論、遮光層105をコンタクトホール等を通して基板101に接続し接地電位に固定してもよい。

第2図は、本発明の第二実施例の部分的な断面図である。

本実施例では、回路部がウエハのスクライブラインに面しており、絶縁層102、103および104の端面が遮光層105によって完全に覆われている。このために、斜めに入射する光をより完全に阻止することができる。

第3図は、本発明の第三実施例の部分的な断面図である。

本実施例では、たとえば受光部を有するフォトダイオード部106と回路部107とが素子分離領域108によって電気的に分離されている場合を示している。この場合、受光部の側壁から斜めに入射した光が多重反射によって回路部107に到達する可能性がある。

フォトダイオード106を構成し、またコレクタ領域111にベース領域113が形成される。ベース領域113には更にエミッタ領域114が形成され、同時にコレクタ電極とオーミックコンタクトをとるためのN⁺層115が形成される。

このようなフォトダイオード部106および回路部107上に、絶縁層102、103および104と配線116とが形成され、更に回路部107を囲むように絶縁層103および104が除去される。続いて、Al等の導電性材料から成る遮光層105および105'がフォトダイオード106の受光部117を除いて形成される。ただし、遮光層105'は絶縁層103および104の端面となる段差部に形成される遮光層105の一部分である。この遮光層105'が絶縁層の端面を覆っているために、強い光が斜めに入射しても、回路部107への光の侵入は阻止され、回路特性の安定化が達成される。

また、段差部の遮光層105'の一部分は素子分離領域108上に形成されているために、絶縁層102を除去して遮光層105'と接続し、遮光層

これを防止するために、回路部107上の絶縁層102、103および104の端面をP⁺素子分離領域108上に形成し、その端面を遮光層105で覆って回路部107への光の入射を防止している。

また、遮光層105は不純物濃度の高いP⁺素子分離領域108に接続しているために、常に一定電位に維持されており、遮光層105および基板101との間の寄生容量を小さく、かつ安定化することができ、回路部の特性を向上させることができる。

第4図(A)は、本発明の応用例である光センサ装置の概略的平面図、第4図(B)は、そのI-I線断面図である。

各図において、フォトダイオード部108と回路部107とはP⁺素子分離領域108によって電気的に分離されている。

フォトダイオード部108および回路部107は、次のように構成されている。まず、N⁺埋込層109上にN領域110およびコレクタ領域111が形成され、N領域110にP領域112が形成されて

105を一定電位に維持することもできる。こうすることで、遮光層105と基板101との間の寄生容量の変化を抑えることができ、回路部107の安定性を更に向上させることができる。したがって、外光に影響されることなく、フォトダイオード108から出力される微小信号を安定した動作によって増幅し、また変換することができる。

[発明の効果]

以上詳細に説明したように、本発明による半導体装置は、絶縁層の端面が遮光層で覆われていることで、斜めに入射する外光の影響を防止することができ、外光に影響されない安定した動作を得ることができる。

また、絶縁層の端面を遮光層で覆うという特別な工程は必要でなく、遮光層を形成する工程によって容易に形成することができる。

4. 図面の簡単な説明

第1図は、本発明による半導体装置の第一実施例の部分的な断面図、

第2図は、本発明の第二実施例の部分的な断面

図、

第 3 図は、本発明の第三実施例の部分的な断面図。

第 4 図 (A) は、本発明の応用例である光センサ装置の概略的平面図、第 4 図 (B) は、その I-I 線断面図。

第 5 図は、従来例としての光センサ装置 (基本的には特開昭 59-183149 号公報に記載されている。) の概略的断面図。

第 6 図は、上記従来例の端部の模式的断面図である。

101・・・基板

102、103、104・・・絶縁層

105、105'・・・遮光層

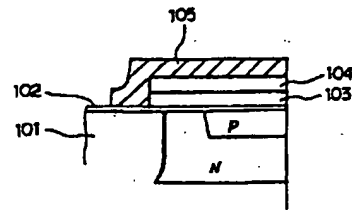
108・・・フォトダイオード

107・・・回路部

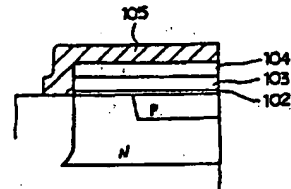
106・・・素子分離領域

代理人 弁理士 山下 稔 平

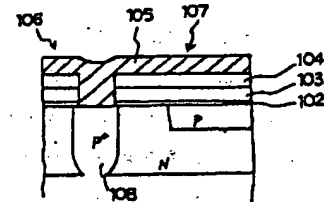
第 1 図



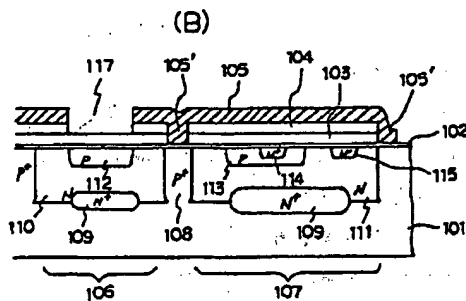
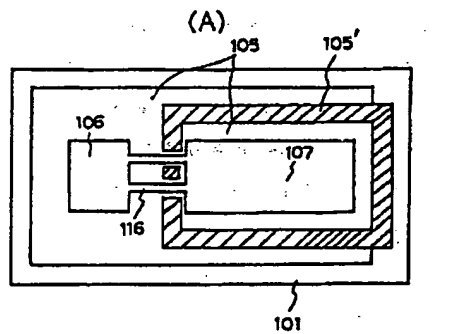
第 2 図



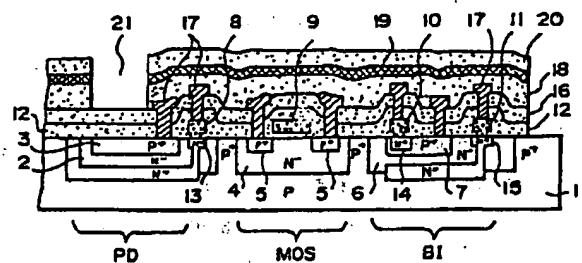
第 3 図



第 4 図



第 5 図



第 6 図

